Министерство образования и науки РФ

Федеральное государственное автономное

образовательное учреждение высшего образования

«Санкт-Петербургский национальный исследовательский университет

информационных технологий, механики и оптики»

**Факультет Пиикт**

Дисциплина

‘Функциональная схемотехника’

**ЛАБОРАТОРНАЯ РАБОТА № 1**

Введение в проектирование цифровых интегральных схем

Вариант №-1

*Выполнил:*

Студент группы P3333

Гуменник

Петр Олегович

*Преподаватель:*

Табунщик Сергей Михайлович



Санкт-Петербург, 2024

**Цели работы:**

1. Получить базовые знания о принципах построения цифровых интегральных

схем с использованием технологии КМОП.

2. Познакомиться с технологией SPICE-моделирования схем на транзисторах.

3. Получить навыки описания схем базовых операционных элементов (БОЭ) ком-

бинационного типа на вентильном уровне с использованием языка описания

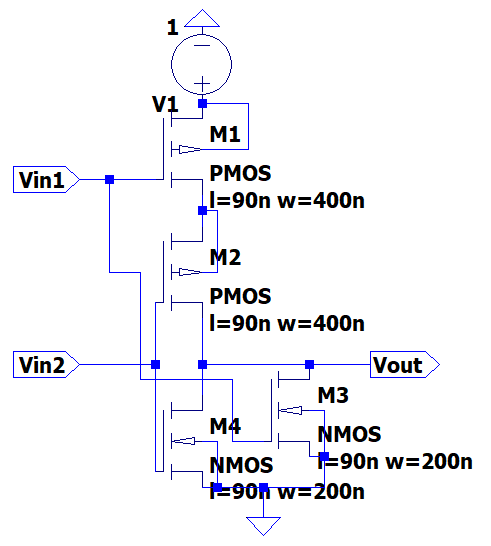
аппаратуры Verilog HDL.

**Задание по варианту:**

Реализовать БОЭ демультиплексор 1 в 4 в базисе NOR.

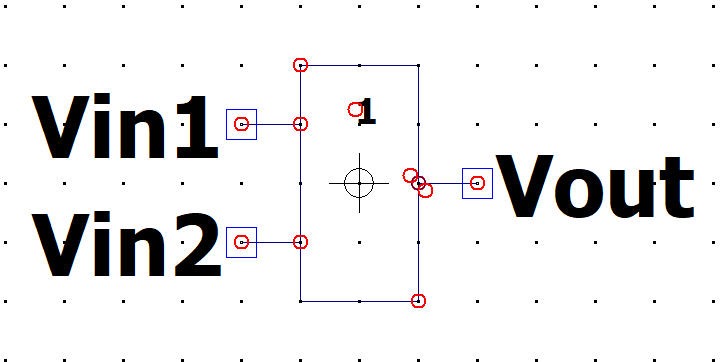
**Часть 1**

Вентиль NOR реализован с использованием двух последовательных PMOS и двух параллельных NMOS транзисторов, что обеспечивает корректную реализацию логики NOR.



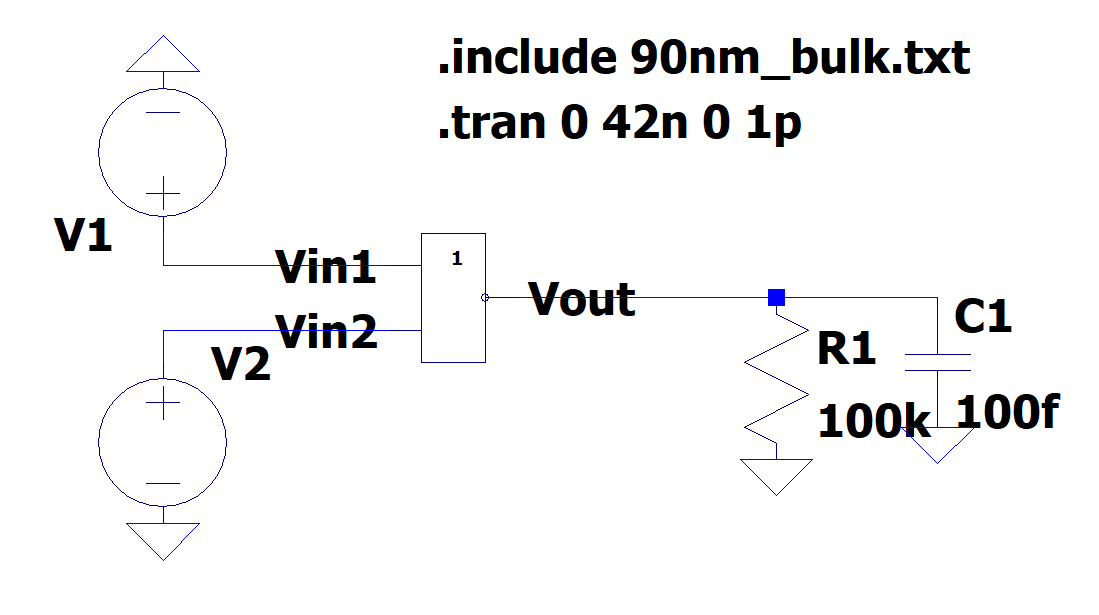
1. Схема вентиля NOR

Символ вентиля нарисован по ГОСТу.

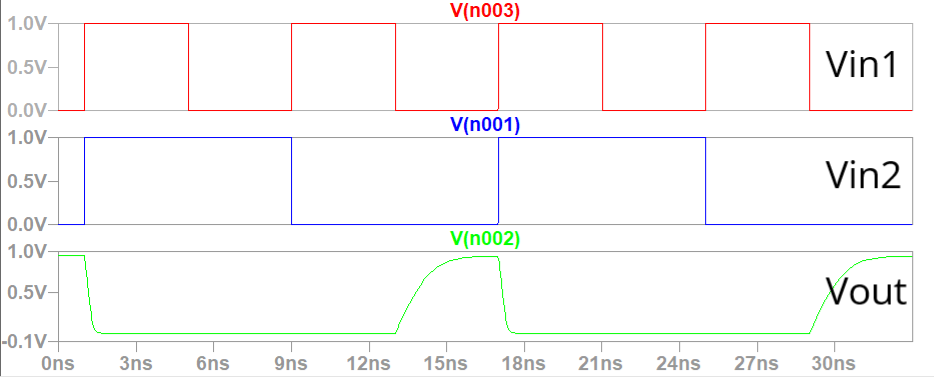


2. Символ вентиля

Тестирование выполнено с подачей различных комбинаций логических сигналов на входы вентиля для проверки его работы в разных режимах.

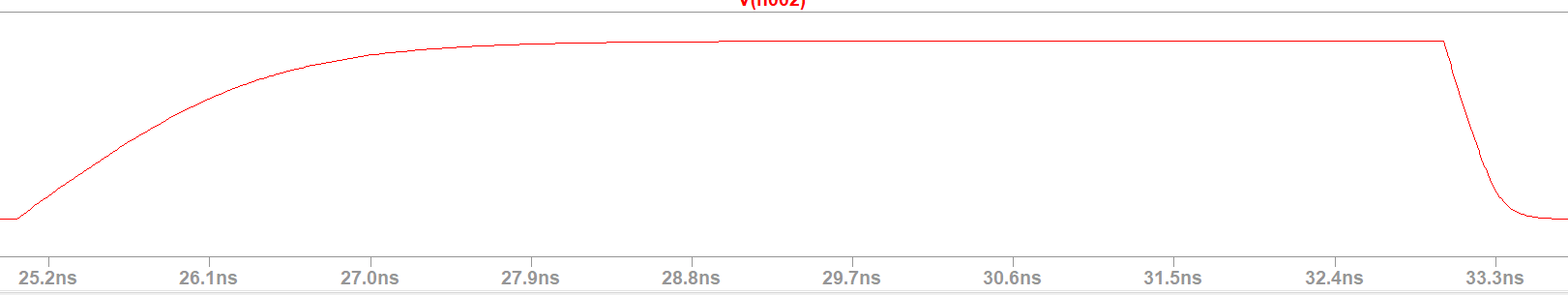


3. Схема тестирования символа



4. Временная диаграмма тестирования вентиля

На диаграмме показана реакция вентиля NOR на изменение входных сигналов с задержкой выхода при переключении. Как видно, вентиль работает корректно, показывая на выходе единицу только когда на вход получает нули.



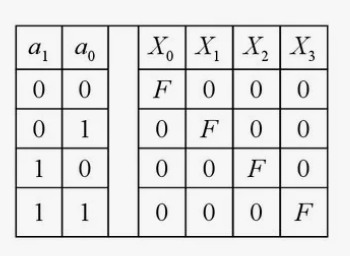
5. Подача более долгих сигналов

При подаче более длинных сигналов можно вычислить задержку распространения сигнала через вентиль. На графике сигнал начинает возрастать с 25 наносекунды, а достигает устоявшегося значения примерно в 28 наносекунд, получается:

Убывать сигнал начинает на 33 наносекунде и достигает установившегося значения примерно на 33.5 наносекунде:

Получается максимальная частота, с которой может работать вентиль:

Базовый операционный элемент по варианту: демультиплексор 1 в 4. На вход данному БОЭ подается один информационный сигнал и два управляющих, которые определяют на какой из четырех выходов отправить информационный сигнал.



6. Таблица истинности для демультиплексора 1 в 4

Построим данную схему в базисе NOR.

X0 = NOR[NOR(Y3, Y3), NOR(Y4, Y4)]

X1 = NOR[NOR(Y1, Y1), NOR(Y4, Y4)]

X2 = NOR[NOR(Y3, Y3), NOR(Y2, Y2)]

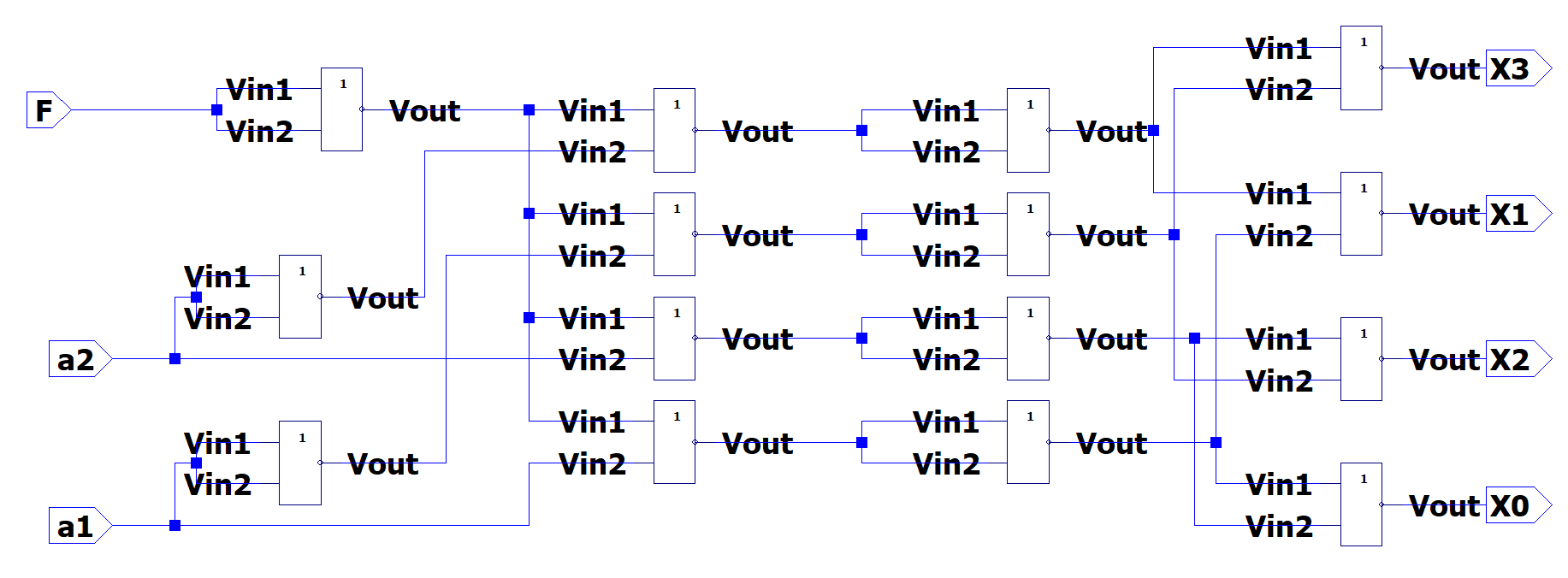
X3 = NOR[NOR(Y1, Y1), NOR(Y2, Y2)]

Y1 = NOR[NOR(F, F), NOR(a2, a2)]

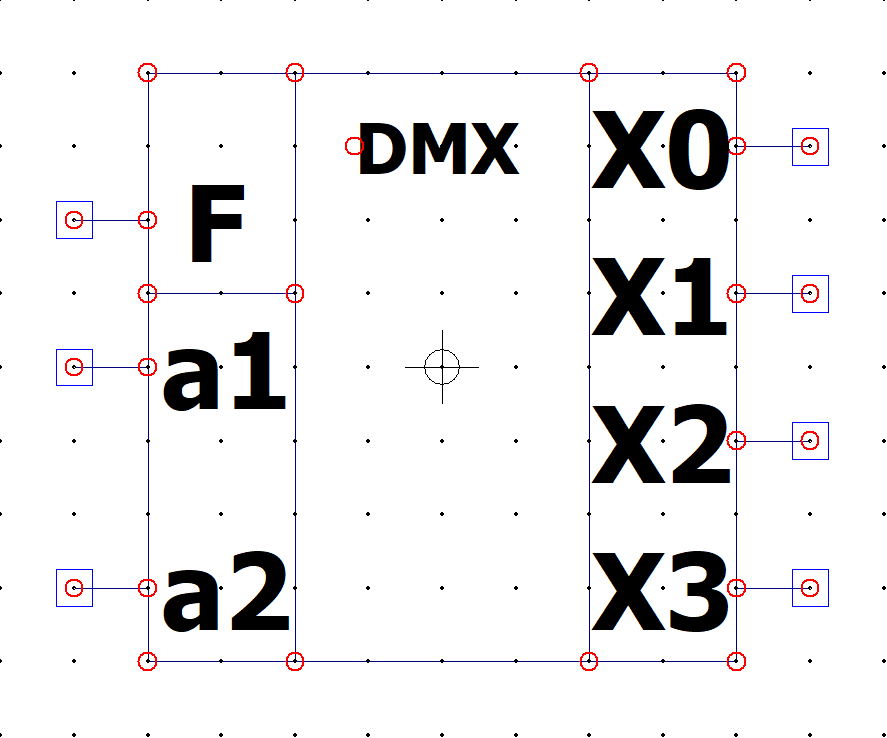
Y2 = NOR[NOR(F, F), NOR(a1, a1)]

Y3 = NOR[NOR(F, F), a2]

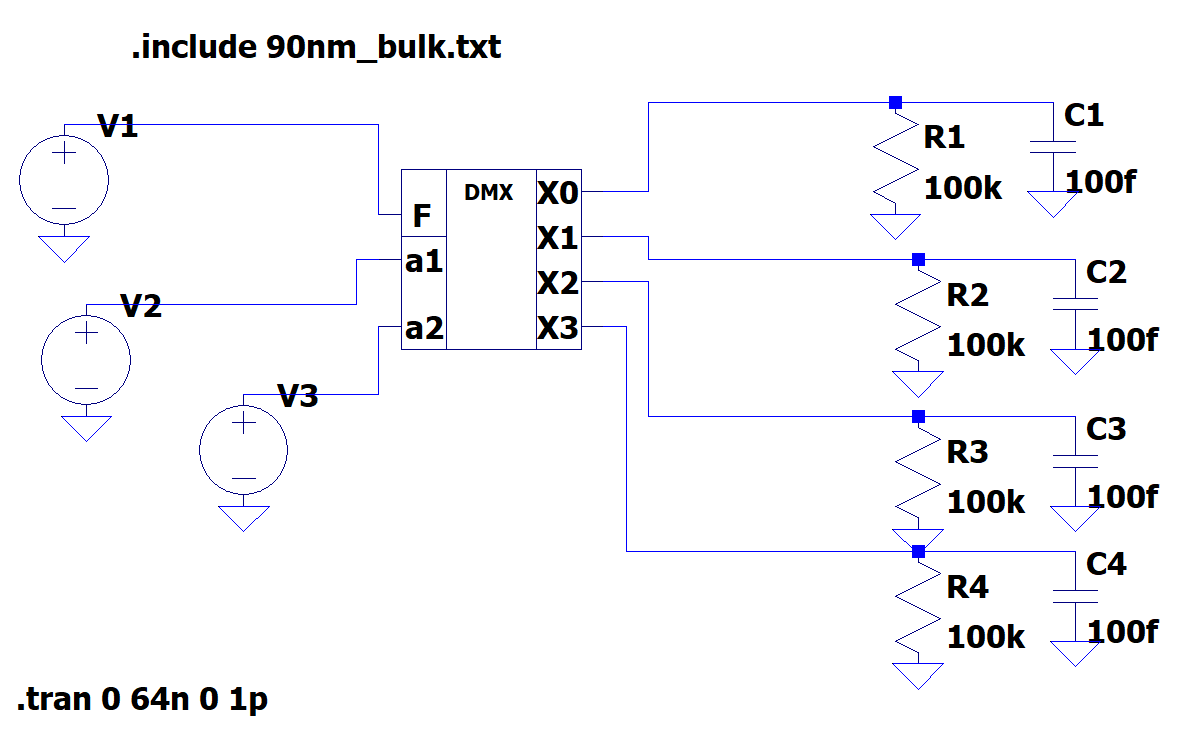
Y4 = NOR[NOR(F, F), a1]



7. Схема вентиля DEMUX 1in4

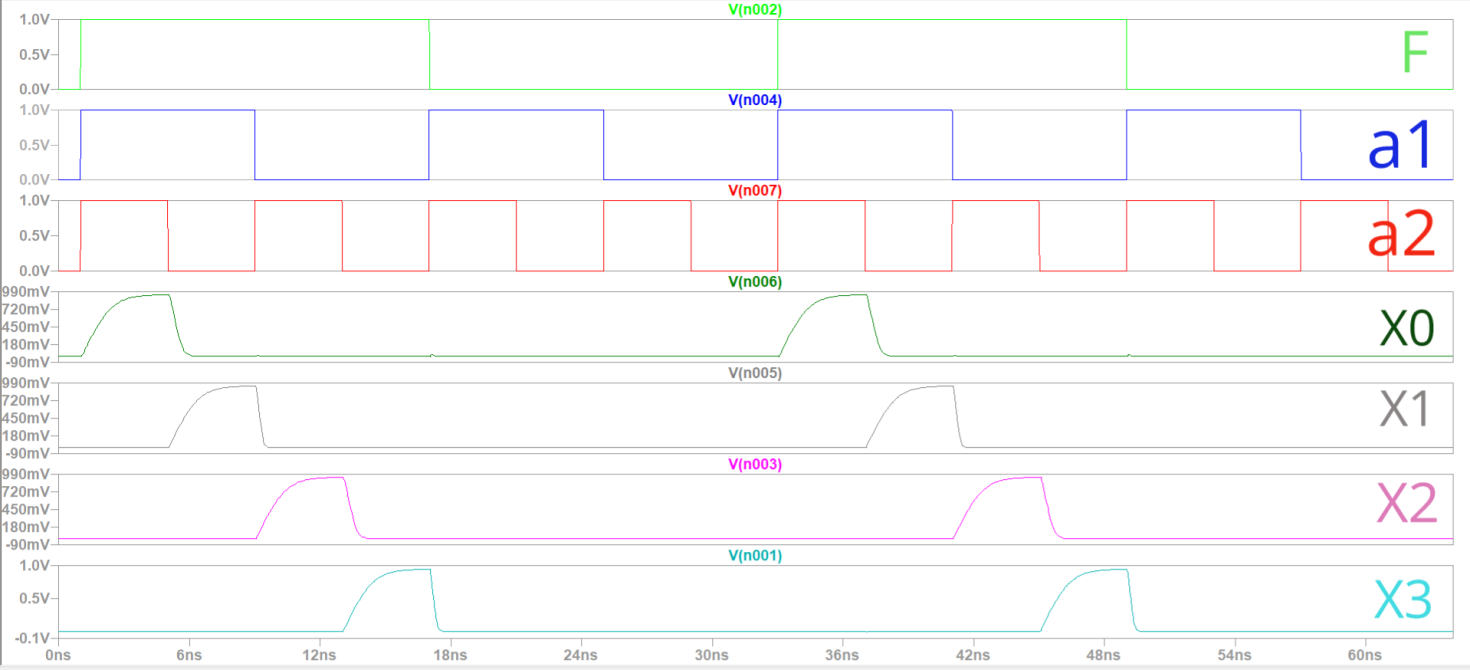


8. Символ демультиплексора 1в4

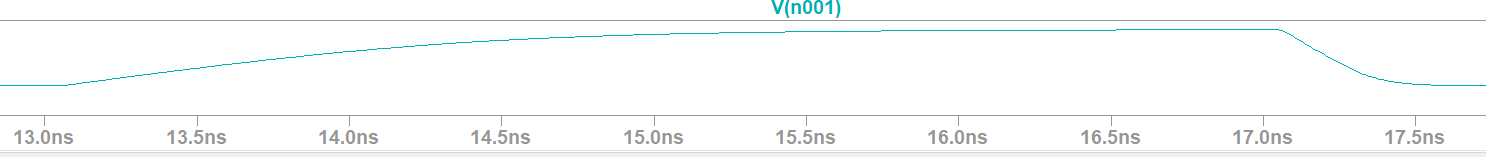


9. Схема тестирования демультиплексора

Диаграмма показывает реакцию БОЭ на управляющие сигналы и распределение входного сигнала по соответствующим выходам.



10. Временные диаграммы тестирования вентиля1



11. Увеличенная диаграмма выходного сигнала

Видно, что сигнал начинает возрастать с 13 наносекунды, а достигает устоявшегося значения примерно в 16.5 наносекунд, получается:

А убывать сигнал начинает на 17 наносекунде и достигает установившегося значения примерно на 17.5 наносекунде, получается:

Получается максимальная частота, с которой может работать вентиль:

**Часть 2**

Код разработанного модуля БОЭ:

module demux(input a1, input a2, input f, output x0, output x1, output x2,

output x3);

wire not\_a1, not\_a2, not\_f, y1, y2, not\_y1, not\_y2;

nor(not\_f, f, f);

nor(y1, not\_f, a1);

nor(not\_y1, y1, y1);

nor(x0, not\_y1, a2);

nor(not\_a2, a2, a2);

nor(x1, not\_y1, not\_a2);

nor(not\_a1, a1, a1);

nor(y2, not\_f, not\_a1);

nor(not\_y2, y2, y2);

nor(x2, not\_y2, a2);

nor(x3, not\_y2, not\_a2);

endmodule

Код разработанного тестового окружения БОЭ:

module demux\_tb;

reg a1\_in , a2\_in, f\_in ;

wire x0\_out, x1\_out, x2\_out, x3\_out ;

demux demux\_1 (

. a1 (a1\_in),

. a2 (a2\_in),

. f (f\_in),

. x0 (x0\_out),

. x1 (x1\_out),

. x2 (x2\_out),

. x3 (x3\_out)

) ;

integer i ;

reg [1:0] test\_val ;

reg expected\_val\_x0, expected\_val\_x1, expected\_val\_x2, expected\_val\_x3 ;

initial begin

f\_in = 1;

for (i = 0 ; i < 4 ; i = i +1) begin

test\_val = i ;

a1\_in = test\_val[1] ;

a2\_in = test\_val[0] ;

expected\_val\_x0 = f\_in & !test\_val[0] & !test\_val[1];

expected\_val\_x1 = f\_in & test\_val[0] & !test\_val[1];

expected\_val\_x2 = f\_in & !test\_val[0] & test\_val[1];

expected\_val\_x3 = f\_in & test\_val[0] & test\_val[1];

#10

if (x0\_out == expected\_val\_x0 && x1\_out == expected\_val\_x1 && x2\_out == expected\_val\_x2 && x3\_out == expected\_val\_x3) begin

$display("The demux output is correct!!! a1\_in=%b, a2\_in=%b ,f\_in=%b, x0\_out = %b, x1\_out = %b, x2\_out = %b, x3\_out = %b" ,a1\_in ,a2\_in ,f\_in, x0\_out, x1\_out, x2\_out, x3\_out);

end else begin

$display("The demux output is wrong!!!") ;

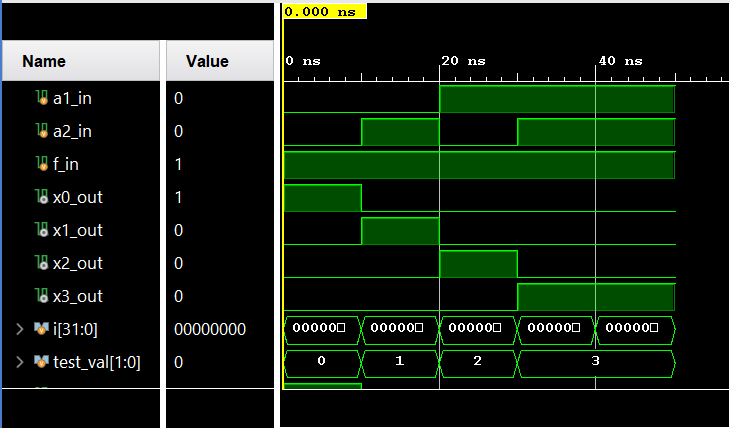
end

end

#10 $stop ;

end

endmodule



16. Временная диаграмма процесса тестирования БОЭ

**Вывод:**

В результате работы были разработаны и протестированы базовый операционный элемент на базе вентилей NOR, а также сам вентиль NOR. Проведены симуляции, измерены задержки распространения сигнала и определена максимальная частота работы схем. Полученные результаты подтвердили корректную работу схем и их соответствие заданным параметрам. Использованные инструменты показали эффективность для моделирования и проверки цифровых устройств на уровне транзисторов и логики, что позволило успешно выполнить поставленные задачи.